

PHOTOVOLATIC ELEMENT

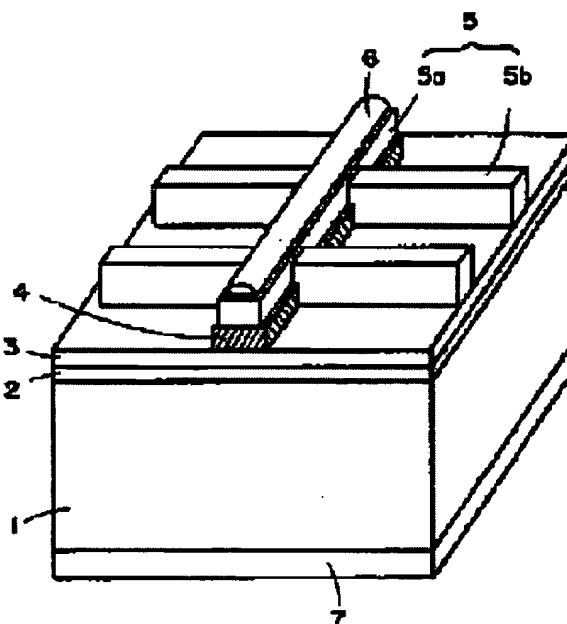
Patent number: JP9116179
Publication date: 1997-05-02
Inventor: SHIMA MASAKI; ENDO KOJI
Applicant: SANYO ELECTRIC CO LTD
Classification:
- **international:** H01L31/04; G02F1/1343; H01L21/768
- **european:**
Application number: JP19950272382 19951020
Priority number(s):

Report a data error here

Abstract of JP9116179

PROBLEM TO BE SOLVED: To effectively prevent short-circuit of a cell when a tab is soldered, by forming an insulation layer, corresponding to a soldering part, between an amorphous semiconductor and a collecting electrode, so that high conversion efficiency is obtained.

SOLUTION: An amorphous silicon layer 2 is formed on a crystal silicon substrate 1. And, a transparent conductive film 3 is formed on the amorphous silicon layer 2. And further, an insulation film 4 is selectively provided on the transparent conductive film 3. And further, a collecting electrode 5 is formed on the insulation film 4, and, the collecting electrode 5 consists of a bus bar 5a and a finger 5b orthogonal to the bus bar 5a. Here, the bus bar 5a is formed on the insulation film 4, meanwhile, the finger 5b is formed on the transparent conductive film 3 with no insulation layer. And, a rear surface electrode 7 is formed on a light transmission side of the crystal silicon substrate 1. And further, in the photovoltaic element, a tab 6 is soldered on the bus bar 5a of the collecting electrode 5 modularization.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-116179

(43)公開日 平成9年(1997)5月2日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/04			H 0 1 L 31/04	A
G 0 2 F 1/1343			G 0 2 F 1/1343	
H 0 1 L 21/768			H 0 1 L 21/90	W
			31/04	B

審査請求 未請求 請求項の数5 O L (全 7 頁)

(21)出願番号 特願平7-272382

(22)出願日 平成7年(1995)10月20日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 島 正樹

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 遠藤 浩二

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

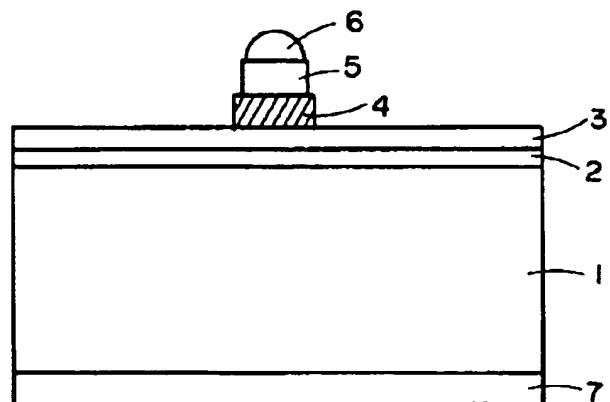
(74)代理人 弁理士 深見 久郎 (外2名)

(54)【発明の名称】 光起電力素子

(57)【要約】

【課題】 高い変換効率を有するとともに、タブをハンダ付けする際のセルの短絡を有効に防止することができる光起電力素子を提供する。

【解決手段】 モジュール化のためタブがハンダ付けされる光起電力素子であって、n型結晶半導体層1と、その上に形成されたp型非晶質半導体層2と、その上に形成された透明導電膜3と、その上に形成された絶縁層4と、その上に形成された集電極5と、その上にハンダ付けにより電氣的に接続されたタブ6とを備え、絶縁層4は、ハンダ付け部分の位置に対応して少なくともハンダ付け部分と同一の幅を有するように形成されている。



【特許請求の範囲】

【請求項1】 光入射側に設けられた一導電型の非晶質半導体層上に、集電極と、該集電極上の一部にハンダ付けにより電気的に接続されたタブと、を備えた光起電力素子であって、

前記非晶質半導体層と集電極との間に、前記ハンダ付けの部分に対応して絶縁層が形成された、光起電力素子。

【請求項2】 前記非晶質半導体層と前記絶縁層との間に、透明導電膜が形成された、請求項1記載の光起電力素子。

【請求項3】 前記絶縁層と前記集電極との間に、透明導電膜が形成された、請求項1記載の光起電力素子。

【請求項4】 光入射側に設けられた一導電型の非晶質半導体層上に、透明導電膜と、集電極と、該集電極上の一部にハンダ付けにより電気的に接続されたタブと、をこの順に備えた光起電力素子であって、

前記透明導電膜のうち、前記ハンダ付けの部分に対応した部分が絶縁化されている、光起電力素子。

【請求項5】 光透過側に設けられた一導電型の非晶質半導体層上に、裏面電極と、該裏面電極上にハンダ付けにより電気的に接続されたタブと、を備えた光起電力素子であって、

前記非晶質半導体層と裏面電極との間に、前記ハンダ付けの部分に対応して絶縁層が形成された、光起電力素子。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】この発明は、太陽電池等の光起電力素子に関するものであり、出力取出し用のタブを非晶質半導体層上に備えた光起電力素子に関するものである。

【0002】

【従来の技術】近年、光起電力素子として、結晶シリコンを用いた太陽電池の研究および実用化が盛んに行なわれている。中でも、非晶質シリコンに代表される非晶質半導体と結晶シリコン、多結晶シリコン等の結晶系半導体とを組合せることにより構成されたヘテロ接合を有する太陽電池は、その接合を200℃以下の低温プロセスで形成することができ、かつ、高い変換効率を得られることから、注目を集めている。

【0003】このような光起電力素子では、十分な電圧を得るため、複数の光起電力素子を直列接続して用いるのが一般的である。このような直列接続を施した構造は、一般にモジュールと称されており、光起電力素子の集電極をハンダ付けによってタブで接続することにより、モジュール化が図られている。

【0004】しかし、従来、複数の光起電力素子をタブで電気的に接続する際、ハンダ付けにおける加熱および機械的圧力により、非晶質半導体層が変質して部分的に亀裂を生じたり、剥離が起こったりするため、この亀裂

や剥離を通じて集電極を構成する金属などが侵入し、セルが部分的に短絡され、光起電力素子の特性が低下するという問題があった。

【0005】このような問題を解決するための手段の一例が、たとえば、特開平6-196728号に開示されている。

【0006】図9は、この特開平6-196728号に開示された従来の光起電力素子の一例の構造を示す断面図である。

【0007】図9を参照して、この光起電力素子は、一導電型結晶半導体層1上に形成された他導電型非晶質半導体層2と、非晶質半導体層2上に形成された透明導電膜3と、透明導電膜3上に形成された集電極5と、集電極5上にハンダ付けにより電気的に接続されたタブ6とを備え、ハンダ付け部分の下方に位置する結晶半導体層1の表面上またはその内部に、絶縁層4が形成されている。

【0008】

【発明が解決しようとする課題】しかしながら、図9に示す従来の光起電力素子の製造においては、絶縁層4の形成後に非晶質半導体層2の形成を行なうことにより、pn接合を作っている。ところが、非晶質半導体層2の膜厚は約100Åと極めて薄膜であるために、絶縁層4により生じた段差部で該半導体層2が段差切れを生じ、得られる光起電力素子の変換効率等の特性が低下する、という問題があった。

【0009】また、絶縁層4の形成時に結晶半導体層1の表面が絶縁層4中に含まれる金属や有機物による汚染を受けてしまい、得られる光起電力素子の変換効率等の特性が低下する、といった問題があった。

【0010】一方、結晶半導体層1としてシリコン(Si)を用いる場合、これを水洗したり大気中に放置すると、容易に結晶半導体層1の表面上に自然酸化膜が形成される。この結晶半導体層1の表面上の自然酸化膜を除去せずに非晶質半導体層2の形成を行なうと、得られる光起電力素子の特性が低下する。そのため、従来は通常、非晶質半導体層2の形成前に、結晶半導体層1の表面をフッ酸等で予め洗浄する工程が用いられる。しかしながら、図9に示した従来の光起電力素子の製造においては、非晶質半導体層2の形成前に絶縁層4が既に形成されているため、フッ酸での洗浄工程において該絶縁層4を除去せぬよう細かい制御が必要になるという問題があった。

【0011】この発明の目的は、上述の問題点を解決し、高い変換効率を有するとともに、タブをハンダ付けする際のセルの短絡を有効に防止することができる光起電力素子を、提供することにある。

【0012】

【課題を解決するための手段】請求項1の発明による光起電力素子は、光入射側に設けられた一導電型の非晶質

半導体層上に、集電極と、該集電極上の一部にハンダ付けにより電氣的に接続されたタブと、を備えた光起電力素子であって、非晶質半導体層と集電極との間に、ハンダ付けの部分に対応して絶縁層が形成されている。

【0013】請求項2の発明による光起電力素子は、請求項1の発明において、非晶質半導体層と絶縁層との間に、透明導電膜が形成されている。

【0014】請求項3の発明による光起電力素子は、請求項1の発明において、絶縁層と集電極との間に、透明導電膜が形成されている。

【0015】請求項4の発明による光起電力素子は、光入射側に設けられた一導電型の非晶質半導体層上に、透明導電膜と、集電極と、該集電極上の一部にハンダ付けにより電氣的に接続されたタブと、をこの順に備えた光起電力素子であって、透明導電膜のうち、ハンダ付けの部分に対応した部分が絶縁化されている。

【0016】請求項5の発明による光起電力素子は、光透過側に設けられた一導電型の非晶質半導体層上に、裏面電極と、該裏面電極上にハンダ付けにより電氣的に接続されたタブと、を備えた光起電力素子であって、非晶質半導体層と裏面電極との間に、ハンダ付けの部分に対応して絶縁層が形成されている。

【0017】本願発明において、絶縁層としては、酸化シリコン、酸化アルミニウムなどの酸化物や、非晶質窒化シリコン、非晶質炭化シリコンなどの窒化物および炭化物、ITO（酸化インジウム錫）等の他、酸化錫などの透明導電膜を還元処理し絶縁化したものを用いることができる。

【0018】また、この絶縁層の形成方法としては、スパッタリングやプラズマCVD法などにより、メタルマスクを用いて選択的に絶縁層となる膜を形成するか、あるいは全体に絶縁層となる膜を形成した後、不要な部分をエッチング等により除去して形成する方法がある。また、絶縁物のペーストを印刷法により必要な部分のみに塗布した後焼成する方法もある。さらに、透明導電膜を形成した後、メタルマスクを用いて透明導電膜を部分的に絶縁化するように還元する方法もある。

【0019】

【実施例】

（実施例1）図1は、本発明による光起電力素子の一例の構造を示す断面図である。

【0020】また、図2は、図1に示す光起電力素子の斜視図である。図1および図2を参照して、この光起電力素子は、厚みが $300\mu\text{m}$ 、比抵抗が約 $0.2\Omega\text{cm}$ のn型結晶シリコン基板1上に、厚みが約 100\AA のp型非晶質シリコン層2が形成されている。また、非晶質シリコン層2の上には、ITO（酸化インジウム錫）からなる厚み 750\AA の透明導電膜3が形成されている。さらに、透明導電膜3上には、厚みが約 $2\mu\text{m}$ の酸化シリコンからなる絶縁層4が選択的に設けられている。

【0021】さらに、酸化シリコン層4上には、厚みが約 $30\mu\text{m}$ の集電極5が形成されているが、この集電極5は、バスバー5aと、バスバー5aと直交するフィンガ5bとから構成されている。ここで、バスバー5aは前述した絶縁層4上に形成され、一方、フィンガ5bは絶縁層4のない透明導電膜3上に形成されている。

【0022】また、n型結晶シリコン基板1の光透過側には、裏面電極7が形成されている。さらに、この光起電力素子においては、モジュール化のために、集電極5のバスバー5aの上に、タブ6がハンダ付けされている。

【0023】なお、この実施例1においては、絶縁層4はタブ6もしくは集電極5のバスバー5aの幅よりも広い幅で形成されているが、絶縁層4は、前述したハンダ付け部分の位置に対応して少なくともハンダ付け部分と同一の幅を有するように形成されていればよい。

【0024】次に、このように構成される光起電力素子の製造方法について、以下に説明する。

【0025】図3は、図1および図2に示す実施例1の光起電力素子を製造する工程を示す断面図である。

【0026】図3(a)を参照して、まず、有機洗浄およびフッ酸洗浄を行なったn型結晶シリコン基板1の上に、PECVD法によりp型非晶質シリコン層2を、続いて、スパッタ法により透明導電膜3を順次形成した。

【0027】次に、図3(b)を参照して、透明導電膜3上に、低温焼成型の酸化シリコンペーストを用いたスクリーン印刷法により、酸化シリコンからなる絶縁層4を選択的に設けた後、 180°C で焼成した。さらに、絶縁層4上に、銀ペーストを用いたスクリーン印刷法により、集電極5を形成した後、 180°C で焼成した。このとき、酸化シリコンからなる絶縁層4上に集電極5のバスバー5aが載るようにした。

【0028】次に、図3(c)を参照して、n型結晶シリコン基板1の裏面側の全面に、アルミニウムペーストのスクリーン印刷および 160°C での焼成により、裏面電極7を形成した。

【0029】このようにして作製した光起電力素子をモジュール化する際には、集電極5のバスバー5aの上に、タブ6をハンダ付けする。このとき、p型非晶質シリコン層2の上には、酸化シリコンからなる絶縁層4が存在する。そのため、ハンダ付けの際の加熱、機械的圧力により非晶質シリコン層2がダメージを受けることがないため、セルの短絡を有効に防止することができる。

【0030】なお、上述の実施例では、酸化シリコンからなる絶縁層4をスクリーン印刷法で形成しているが、透明導電膜3を形成した後、メタルマスクを用いたスパッタ法またはPECVD法により、マスクの開口部を通じて透明導電膜3の所定部分を還元して絶縁層4としてもよい。

【0031】（実施例2）図4は、本発明による光起電

力素子の他の例の構造を示す断面図である。

【0032】図4を参照して、この光起電力素子は、図1に示す実施例1のようにn型結晶シリコン基板1の裏面全面上に裏面電極を形成する代わりに、n型結晶シリコン基板1の裏面上には、n型非晶質シリコン層8が形成され、さらにその上には、酸化シリコンからなる絶縁層14が選択的に設けられている。また、絶縁層14上には、裏面電極7が形成され、裏面電極7上には、タブ16がハンダ付けされている。

【0033】他の構成については、図1に示す実施例1の光起電力素子と全く同様であるので、その説明は省略する。

【0034】なお、この実施例2においては、絶縁層14は、タブ16の幅よりも広い幅で形成されているが、前述した裏面電極7とタブ16とのハンダ付け部分の位置に対応して少なくともハンダ付け部分と同一の幅を有するように形成されていればよい。

【0035】(実施例3)図5は、本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【0036】図5を参照して、この光起電力素子は、図4に示す実施例2のようにn型結晶シリコン基板1上に直接p型非晶質シリコン層2を形成する代わりに、n型結晶シリコン基板1上には、厚みが約50Åの真性非晶質シリコン層9を形成した後、さらにその上に、厚みが約50Åのp型非晶質シリコン層2を形成している。

【0037】このように、n型結晶シリコン基板1とp型非晶質シリコン層2との間に真性非晶質シリコン層9を介在させることにより、界面でのキャリアの再結合が低減される。

【0038】他の構成については、図4に示す実施例2の光起電力素子と全く同様であるので、その説明は省略する。

【0039】なお、図5の光起電力素子において、n型結晶シリコン基板1とn型非晶質シリコン層8との間に、厚みが約50Åの真性非晶質シリコン層を設けてもよい。

【0040】(実施例4)図6は、本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【0041】図6を参照して、この光起電力素子は、図4に示す実施例2のようにp型非晶質シリコン層2上に透明導電膜3を形成しさらにその上に絶縁層4を形成する代わりに、p型非晶質シリコン層2上にまず絶縁層4を選択的に形成した後、形成された絶縁層4およびp型非晶質シリコン層2の絶縁層4が形成されていない部分上に、透明導電膜3を形成している。

【0042】他の構成については、図4に示す実施例2の光起電力素子と全く同様であるので、その説明は省略する。

【0043】(実施例5)図7は、本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【0044】図7を参照して、この光起電力素子は、図6に示す実施例4のようにn型結晶シリコン基板1上に直接p型非晶質シリコン層2を形成する代わりに、n型結晶シリコン基板1上には、厚みが約50Åの真性非晶質シリコン層9を形成した後、さらにその上に、厚みが約50Åのp型非晶質シリコン層2を形成している。

【0045】このように、n型結晶シリコン基板1とp型非晶質シリコン層2との間に真性非晶質シリコン層9を介在させることにより、前述のように界面でのキャリアの再結合が低減される。

【0046】他の構成については、図6に示す実施例4の光起電力素子と全く同様であるので、その説明は省略する。

【0047】(実施例6)図8は、本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【0048】図8を参照して、この光起電力素子は、n型結晶シリコン基板1上に、p型非晶質シリコン層2、透明導電膜3および集電極5が順次形成されている。また、集電極5上には、タブ6がハンダ付けされている。

【0049】ここで、透明導電膜3のうち、前述したハンダ付け部分の直下部分は、絶縁化されて絶縁層24が形成されている。

【0050】なお、この実施例6においては、絶縁層24はタブ6もしくは集電極5のバスバー5aの幅よりも広い幅で形成されているが、絶縁層24は、前述した集電極5とタブ6とのハンダ付け部分の位置に対応して少なくともハンダ付け部分と同一の幅を有するように形成されていればよい。

【0051】次に、このように構成される光起電力素子の製造方法について、以下に説明する。

【0052】まず、前述した図3(a)に示す実施例1と同様にして、n型結晶シリコン基板1上に、p型非晶質シリコン層2および透明導電膜3を順次形成する。

【0053】次に、透明導電膜3の所定部分を、メタルマスクを用いて、マスクの開口部のみを水素プラズマに晒すことにより、絶縁化するように部分的に還元し、絶縁層24を形成する。

【0054】その後、前述した実施例1と同様にして、集電極5を形成し、タブ6をハンダ付けする。

【0055】なお、絶縁層24は、後工程でのタブ接続時にハンダ付けする部分の位置に対応して、少なくともハンダ付け部分と同一の幅を有するように形成する。

【0056】また、上述した実施例はいずれも、結晶シリコン基板1の表面形状がフラットなものを前提としているが、D. L. King et al., 22th IEEE PVSC, 1991, p. 303-308に記載のテクスチャー形状や、M. A. Green et al., 22th IEEE PVSC, 1991, pp. 46-53に記載のフィンガ電極埋込型の形状についても、本発明は同様に適用できる。

【0057】(評価)実施例3のタブがハンダ付けされ

た光起電力素子(表1において「本発明」と示す)について、セルの出力特性を調べた。なお、n型結晶シリコン基板1の裏面には、実施例1のように全面に裏面電極7を形成したものをを用いた。

【0058】比較のため、図9に示す従来構造のセル、すなわち、絶縁層4形成後に非晶質シリコン層2を形成した光起電力素子(表1において「従来」と示す)の出力特性も調べた。なお、この従来構造の光起電力素子の作製においては、絶縁層4の形成前後に、n型結晶シリコン基板1に有機洗浄およびフッ酸洗浄を施した。

【0059】さらに、比較のため、絶縁層を全く設けない光起電力素子(表1において「絶縁層なし」と示す)

の出力特性についても調べた。

【0060】開放電圧 V_{oc} (V)、短絡電流 I_{sc} (mA/cm²)、曲線因子F.F.、変換効率(%)および歩留りの結果を、表1に示す。

【0061】なお、表1中、歩留りの欄において8/9とあるのは、9個のセルのうち、短絡を生じなかったセルの数が8個であることを示している。また、出力特性は、短絡を生じなかったセルの出力特性の平均値である。

【0062】

【表1】

構 造	V_{oc} (V)	I_{sc} (mA/cm ²)	F.F.	変換効率(%)	歩 留 り
本 発 明	0.642	34.1	0.773	16.9	8/9
従 来	0.630	34.2	0.742	16.0	8/9
絶縁層なし	0.641	34.0	0.775	16.9	3/9

【0063】表1より明らかなように、本発明による光起電力素子は、変換効率は絶縁層のないセルと同等の値を維持しつつ、歩留りは従来構造と同等の高い値が得られることがわかる。

【0064】すなわち、本発明によれば、従来構造に比べて、非晶質半導体層の段差切れが生じることもなく、また結晶半導体層の表面が金属や有機物の汚染を受ける可能性を小さくでき、また、洗浄工程を一部簡略化することができる。このため、従来構造と比べて高い変換効率を有する光起電力素子を、簡便な工程で製造することができる。しかも、本発明によれば、タブ付け後のセルの短絡を防止する効果については、従来構造と同様の効果を保つことができる。

【0065】なお、以上の実施例では結晶シリコンと非晶質半導体とからなる光起電力素子について説明したが、これに限るものではなく、一導電性の非晶質半導体層上にタブをハンダ付けしたものであればよい。たとえば、非晶質半導体のみからなる光起電力素子や、化合物半導体と非晶質半導体とからなる光起電力素子についても、本発明を適用することができる。

【0066】

【発明の効果】以上説明したように、本発明によれば、高い変換効率を有するとともに、タブをハンダ付けする際のセルの短絡を有効に防止することができる光起電力素子が得られる。

【図面の簡単な説明】

【図1】本発明による光起電力素子の一例の構造を示す断面図である。

【図2】図1に示す光起電力素子の斜視図である。

【図3】図1および図2に示す光起電力素子を製造する工程を示す断面図である。

【図4】本発明による光起電力素子の他の例の構造を示す断面図である。

【図5】本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【図6】本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【図7】本発明による光起電力素子のさらに他の例の構造を示す断面図である。

【図8】本発明による光起電力素子のさらに他の例の構造を示す断面図である。

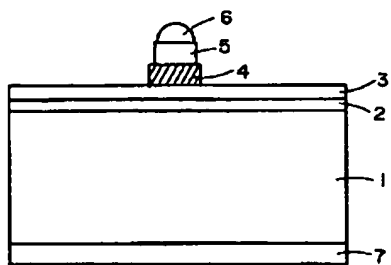
【図9】従来の光起電力素子の一例の構造を示す断面図である。

【符号の説明】

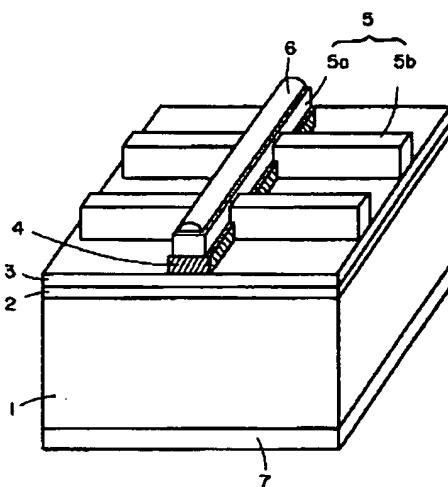
- 1 n型結晶シリコン基板
- 2 p型非晶質シリコン層
- 3 透明導電膜
- 4, 14 絶縁層
- 5 集電極
- 5a バスバー
- 5b フィンガ
- 6, 16 タブ
- 7 裏面電極
- 8 n型非晶質シリコン層
- 9 真性非晶質シリコン層

なお、各図中、同一符号は同一または相当部分を示す。

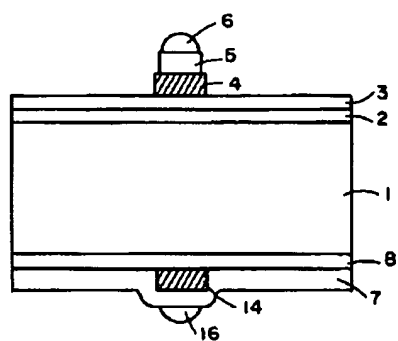
【図1】



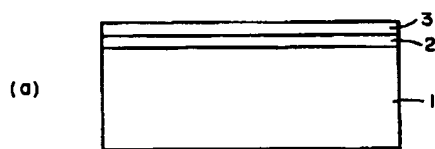
【図2】



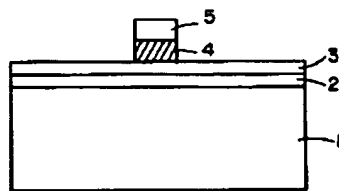
【図4】



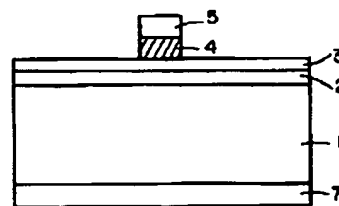
【図3】



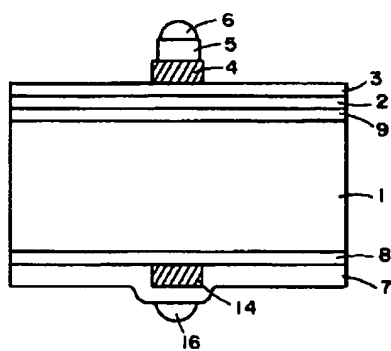
(b)



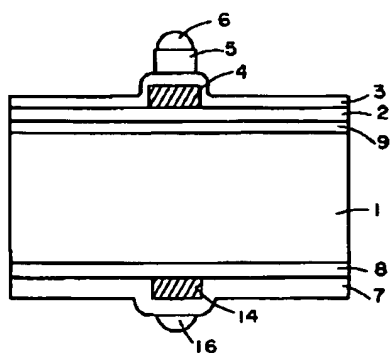
(c)



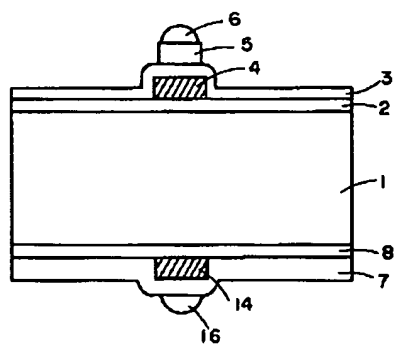
【図5】



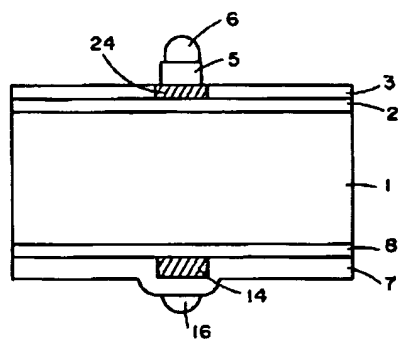
【図7】



【図6】



【図8】



【図9】

